

17.10.03

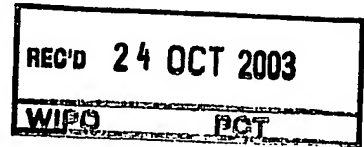
10/53.1934



**Europäisches  
Patentamt**

**European  
Patent Office**

**Office européen  
des brevets**



**Bescheinigung**

**Certificate**

**Attestation**

Die angehefteten Unterla-  
gen stimmen mit der  
ursprünglich eingereichten  
Fassung der auf dem näch-  
sten Blatt bezeichneten  
europäischen Patentanmel-  
dung überein.

The attached documents  
are exact copies of the  
European patent application  
described on the following  
page, as originally filed.

Les documents fixés à  
cette attestation sont  
conformes à la version  
initialement déposée de  
la demande de brevet  
européen spécifiée à la  
page suivante.

**Patentanmeldung Nr. Patent application No. Demande de brevet n°**

**02079467.3**

**PRIORITY  
DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

Der Präsident des Europäischen Patentamts;  
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets  
p.o.

**R C van Dijk**



Anmeldung Nr:  
Application no.: 02079467.3  
Demande no:

Anmeldetag:  
Date of filing: 24.10.02  
Date de dépôt:

Anmelder/Applicant(s)/Demandeur(s):

Koninklijke Philips Electronics N.V.  
Groenewoudseweg 1  
5621 BA Eindhoven  
PAYS-BAS

Bezeichnung der Erfindung/Title of the invention/Titre de l'invention:  
(Falls die Bezeichnung der Erfindung nicht angegeben ist, siehe Beschreibung.  
If no title is shown please refer to the description.  
Si aucun titre n'est indiqué se référer à la description.)

In Anspruch genommene Priorität(en) / Priority(ies) claimed /Priorité(s)  
revendiquée(s)  
Staat/Tag/Aktenzeichen/State/Date/File no./Pays/Date/Numéro de dépôt:

Internationale Patentklassifikation/International Patent Classification/  
Classification internationale des brevets:

H01L21/00

Am Anmeldetag benannte Vertragsstaaten/Contracting states designated at date of  
filing/Etats contractants désignées lors du dépôt:

AT BE BG CH CY CZ DE DK EE ES FI FR GB GR IE IT LI LU MC NL PT SE SK TR

Werkwijze ter vervaardiging van een micro-elektromechanische inrichting en daarmee verkregen micro-elektromechanische inrichting

22.10.2002  
(3)

De uitvinding heeft betrekking op een werkwijze ter vervaardiging van een micro-elektromechanische inrichting, waarbij op een substraat achtereenvolgens worden aangebracht een eerste elektrisch geleidende laag waarin een eerste elektrode gevormd wordt, een eerste elektrisch isolerende laag van een eerste materiaal, een tweede elektrisch  
5 isolerende laag van een tweede, van het eerste verschillende, materiaal en een tweede elektrisch geleidende laag waarin een tweede, tegenover de eerste liggende, elektrode gevormd wordt die samen met de eerste elektrode en de eerste isolerende laag de inrichting vormt, waarbij na het aanbrengen van de tweede geleidende laag de tweede isolerende laag verwijderd wordt met behulp van een etsmiddel dat selectief is ten opzichte van het materiaal  
10 van de tweede geleidende laag. Met een dergelijke werkwijze kan op eenvoudige wijze een elektronische inrichting zoals een afstembare condensator of een elektronische schakelaar vervaardigd worden. Vanwege geringere verliezen van een daarmee vervaardigde inrichting is de werkwijze bijzonder geschikt voor de vervaardiging van een inrichting voor RF (= Radio Frequency) toepassingen. De inrichting en de werkwijze worden wel aangeduid met  
15 MEM(S) (= MicroElectroMechanical (Systems)).

Een werkwijze van de in de aanhef genoemde soort is bekend uit de publicatie van H.A.C. Tilmans et. al. met als titel "Wafer-level packaged RF MEMS switches fabricated  
20 in a CMOS fab" dat gepubliceerd is op pp 921-924 in de Proceedings van de IEDM (= International Electron Devices Meeting) die gehouden is van 3 tot 5 december 2001 in Washington D.C. Een CMOS fab (= Complimentary Metal Oxide Semiconductor Factory) staat hierbij voor een fabriek waar (ook) zogenaamde ICs (= Integrated Circuits) gemaakt worden. Bij de bekende werkwijze wordt op een substraat een metaallaag aangebracht  
25 waaruit een onder elektrode gevormd wordt die bedekt wordt met een eerste diëlektricum, i.c. tantaaloxide. Daarop wordt een tweede diëlektricum in de vorm van een fotolak aangebracht. Daarover wordt een tweede metaallaag gedeponeed waaruit een boven elektrode gevormd wordt, waarna de fotolak verwijderd wordt met behulp van een zuurstof plasma, waarbij de bovenste metaallaag – evenals het eerste diëlektricum – niet aangetast worden.

Een bezwaar van de bekende werkwijze is dat een fotolak offer laag de proces vrijheid ten aanzien van met name de bovenste metaallaag beperkt. Zo kan met name deze metaallaag niet bij hogere temperaturen aangebracht worden omdat een polymeer laag zoals een fotolak een neiging tot vloeien en/of uitgassen vertoont bij temperaturen boven de 200 tot 300 °C. Bovendien vormt een dergelijke fotolak laag geen standaard structureringslaag in veel gebruikelijke IC processen.

Het doel van de onderhavige uitvinding is dan ook een werkwijze te verschaffen van de in de aanhef genoemde soort die bovengenoemd bezwaar niet of althans in veel mindere mate bezit en die niet alleen proces vrijheid biedt maar ook uitstekend past in gangbare IC processen.

Daartoe heeft volgens de uitvinding een werkwijze van de in de aanhef genoemde soort het kenmerk, dat voor het eerste materiaal en het tweede materiaal materialen gekozen worden die slechts beperkt selectief ten opzichte van elkaar etsbaar zijn en voor het aanbrengen van de tweede isolerende laag op de eerste isolerende laag een verdere laag wordt aangebracht van een verder materiaal dat selectief etsbaar is ten opzichte van het eerste materiaal. De uitvinding berust allereerst op het verrassende inzicht dat het laten vallen van de eis dat de tweede isolerende laag selectief etsbaar moet zijn ten opzichte van de eerste isolerende laag de mogelijkheid biedt om twee anorganische materialen te kiezen voor de isolerende lagen, in het bijzonder siliciumnitride en siliciumdioxide. Dergelijke materialen vloeien niet en geven ook geen gassen af althans bij in IC processen gebruikelijke hogere temperaturen. De genoemde specifieke materialen zijn bovendien bijzonder gangbaar in IC processen. De uitvinding berust verder op het inzicht dat het bezwaar dat deze materialen vaak niet, zoals in het geval van de genoemde materialen, selectief ten opzichte van elkaar te verwijderen zijn, ondervangen kan worden door tussen beide lagen een verdere laag aan te brengen die selectief etsbaar is ten opzichte van de eerste isolerende laag.

Bij voorkeur wordt ook het materiaal van de tweede isolerende laag zo gekozen dat deze laag selectief ten opzichte van de verdere laag verwijderd kan worden. Op die manier kunnen dan – van bovenaf - zowel de tweede isolerende laag als de verdere laag achtereenvolgens verwijderd zonder dat de eerste isolerende laag verwijderd wordt.

In een voorkeursuitvoering van een werkwijze volgens de uitvinding wordt de tweede isolerende laag eerst lokaal en bij voorkeur selectief ten opzichte van de verdere laag

verwijderd tot aan de verdere laag, en wordt dan de verdere laag verwijderd waarna de tweede isolerende laag in zijn geheel verwijderd wordt. Door het in feite eerst verwijderen van de verdere laag voordat (het grootste deel van) de tweede isolerende laag verwijderd wordt, wordt deze in plaats van slechts lateraal over nagenoeg zijn gehele oppervlakte van de onderzijde toegankelijk voor het etsmiddel waarmee deze laag verwijderd dient te worden. Hierdoor behoeft dit etsmiddel niet meer selectief – of althans in veel mindere mate selectief – te zijn ten opzichte van de eerste isolerende laag. Dit, omdat het etsen van de tweede isolerende laag nu veel sneller gaat. Daardoor wordt de eerste isolerende laag veel korter blootgesteld aan het etsmiddel en zal laatstgenoemde laag ook veel minder aangetast worden door dat etsmiddel, ook al is dat niet of althans beperkt selectief ten opzichte van die eerste isolerende laag.

In een gunstige variant wordt voor het voor het verder materiaal en voor het materiaal van de geleidende lagen hetzelfde materiaal gekozen en wordt voor het verwijderen van de verdere laag de tweede elektrisch geleidende laag bedekt met een voor het etsmiddel van de verdere laag maskerende laag. Hierdoor kan het aantal materialen gemakkelijk beperkt worden tot de meest gangbare in IC processen, zoals – naast het eerder genoemde oxide en nitride van silicium – aluminium hetgeen een zeer gebruikelijk contacterings metaal is in IC processen. Als maskerende laag kan een fotolak toegepast worden die gemakkelijk met behulp van fotolithografie in het gewenste patroon gebracht kan worden. Anders dan als structurerings laag is het gebruik van een fotolak op zich zelf en voor het hier genoemde doel volstrekt gebruikelijk binnen IC processen.

Zoals eerder reeds is opgemerkt wordt bij voorkeur voor het eerste materiaal siliciumnitride gekozen en voor het tweede materiaal silicium(di)oxide. Als etsmiddel voor deze materialen wordt bij voorkeur een – inderdaad nauwelijks selectieve – waterige oplossing van  $\text{NH}_4\text{F}$  en  $\text{HF}$  fungeren. Als materiaal voor de geleidende lagen en voor de verdere laag wordt bij voorkeur, zoals eveneens hiervoor reeds is opgemerkt, aluminium toegepast. Dit materiaal kan gemakkelijk selectief ten opzichte van siliciumnitride verwijderd worden met een etsmiddel op basis van een mengsel van fosforzuur, azijnzuur en zwavelzuur.

Bij voorkeur worden zowel de eerste geleidende laag als de twee geleidende laag als twee onderbroken delen gevormd waarbij de onderbroken delen van de tweede geleidende laag gevormd worden op de onderbroken delen van de eerste geleidende laag. Het deel van de eerste geleidende laag dat zich bevindt onder dat deel van de tweede geleidende laag dat de boven elektrode van de inrichting vormt, fungeert als etstop laag bij het op die

plaats aanbrengen van de benodigde opening in de eerste isolerende laag. Het andere deel van de tweede geleidende laag dat zich op de beneden elektrode van de inrichting bevindt fungeert als een gemakkelijk toegankelijk en laagohmig aansluitgebied van de beneden elektrode.

5 In een verdere gunstige variant worden alle genoemde lagen aangebracht met behulp van CVD of sputteren. Dit zijn technieken die zeer gebruikelijk zijn bij de vervaardiging van IC's en in het bijzonder in de eindfase daarvan omdat zij bij relatief lage temperaturen kunnen plaats vinden.

10 De uitvinding heeft verder betrekking op een werkwijze ter vervaardiging van een elektronische inrichting gebruikmakende van een werkwijze volgens de uitvinding.

De uitvinding omvat tevens een micro-elektromechanische inrichting verkregen met behulp van een werkwijze volgens de uitvinding. Bij voorkeur is de inrichting een afstembare condensator. Met behulp van een elektrische spanning kan de boven elektrode naar de onder elektrode toegebogen worden waardoor de door de elektroden gevormde  
15 capaciteit continu toeneemt. Dank zij de aanwezigheid van de eerste isolerende laag wordt hierbij kortsluiting vermeden. Ook kan de condensator hierdoor gemakkelijk geschakeld worden tussen een lage capaciteit waarbij de boven elektrode evenwijdig aan de onder elektrode staat en een hoge capaciteit waarbij de boven elektrode – met behulp van een elektrische spanning – tegen de isolerende laag gedrukt wordt.

20 De uitvinding omvat tenslotte een elektronische inrichting omvattende een micro-elektromechanische inrichting verkregen met behulp van een werkwijze volgens de uitvinding.

De uitstekende compatibiliteit van de werkwijze volgens de uitvinding met gangbare IC technieken, maakt dat een inrichting vervaardigd met behulp van een werkwijze  
25 volgens de uitvinding ook bijzonder gemakkelijk geïntegreerd kan worden in een IC. Uiteraard kan de inrichting ook als discrete component of met slechts een beperkt aantal andere (halfgeleider)componenten vervaardigd worden.

30 De uitvinding zal thans nader worden toegelicht aan de van enkele uitvoeringsvoorbeelden en de tekening, waarin

Figuren 1 tot en met 9 schematisch en in een dwarsdoorsnede loodrecht op de dikterichting een micro-elektromechanische inrichting tonen in opeenvolgende stadia van de vervaardiging met behulp van een uitvoeringsvorm van een werkwijze volgens de uitvinding.

De figuren zijn niet op schaal getekend en sommige afmetingen, zoals afmetingen in de dikterichting zijn ter wille van de duidelijkheid overdreven weergegeven. Overeenkomstige gebieden of onderdelen zijn in de verschillende figuren zoveel mogelijk van hetzelfde verwijzingscijfer voorzien.

5

Figuren 1 tot en met 9 tonen schematisch en in een dwarsdoorsnede loodrecht op de dikterichting een micro-elektromechanische inrichting in opeenvolgende stadia van de vervaardiging met behulp van een uitvoeringsvorm van een werkwijze volgens de uitvinding. Uitgegaan wordt (zie figuur 1) van een hoogohmig silicium substraat 1, bijvoorbeeld met een soortelijke weerstand van tenminste  $5 \Omega \text{ cm}$  en met binnen de IC technologie gebruikelijke afmetingen. Daarop wordt allereerst met behulp van thermische oxidatie van silicium een  $0,5 \mu\text{m}$  dikke laag 11 van siliciumdioxide gevormd. Vervolgens wordt daarop een  $0,5 \mu\text{m}$  dikke laag 2 van aluminium aangebracht. Deze wordt met behulp van fotolithografie en etsen in twee delen 2A,2B gedeeld. Dan wordt met behulp van bijvoorbeeld sputteren een  $0,5 \mu\text{m}$  dikke laag 3 van siliciumnitride aangebracht.

15

Vervolgens wordt (zie figuur 2) op de nitride laag 3 een  $0,5 \mu\text{m}$  dikke aluminium laag 6 opgesputterd en met behulp van fotolithografie en etsen in het gewenste patroon gebracht. Daaroverheen wordt een  $0,5 \mu\text{m}$  dikke laag 4 van siliciumdioxide aangebracht met behulp van bijvoorbeeld sputteren.

20

Hierna worden (zie figuur 3) lokaal openingen aangebracht in de isolerende lagen 3,4 door middel van fotolithografie en etsen. Daarbij fungeert de aluminium laag 2 als etsstop laag. Over het gehele oppervlak van de inrichting 10 wordt dan een  $5 \mu\text{m}$  dikke laag 5 van aluminium gedeponereerd door middel van sputteren. De laag 5 wordt (zie figuur 4) met behulp van fotolithografie en etsen in twee delen 5A,5B gesplitst, die zich bevinden op respectievelijk deel 2B en 2A van de eerste geleidende laag 2. Het deel 5A van de geleidende laag 5 vormt samen met het deel 2A van de geleidende laag 2 dat door de siliciumnitride laag 3 bedekt is, de te vormen inrichting 10. De laag 6 – die hier ook van aluminium is – raakt hier niet aan de delen 5A,5B.

25

Dan wordt in dit voorbeeld (zie figuur 5) een masker laag 7 van fotoresist op de tweede geleidende laag 5 aangebracht en in patroon gebracht met behulp van fotolithografie. Vervolgens wordt (zie figuur 6) lokaal – in de opening in de masker laag 7 – de siliciumdioxide laag 4 verwijderd met een etsmiddel, i.c. een waterige oplossing van  $\text{NH}_4\text{F}$  en  $\text{HF}$ , tot aan de verdere laag 6 van aluminium.

30

De werkwijze wordt voortgezet (zie figuur 7) met het selectief ten opzichte van de eerste isolerende laag 3 – en hier ook selectief ten opzichte van de tweede isolerende laag 4 – verwijderen van de verdere laag 6 bij een temperatuur van 30 graden Celsius met behulp van een etsmiddel dat fosforzuur, azijnzuur en zwavelzuur bevat. Aldus ontstaat in de inrichting 10 een spleetvormige opening die een groot deel van de – onderzijde van de – tweede isolerende laag 4 blootlegt. Deze laag 4 kan vervolgens (zie figuur 8) door middel van etsen met een op  $\text{NH}_4\text{F}$  en  $\text{HF}$  gebaseerd etsmiddel verwijderd worden. Door de blootstelling van de isolerende laag 4 kan dit etsen bijzonder snel gebeuren en dus zonder dat de isolerende laag 3 van siliciumnitride daarbij noemenswaardig wordt aangetast. Dit ondanks het feit dat het materiaal van de isolerende laag 3, hier siliciumnitride, op zich zelf wel aangeetst wordt door een op  $\text{NH}_4\text{F}$  en  $\text{HF}$  gebaseerd etsmiddel.

Aldus wordt (zie figuur 9) na verwijderen van de masker laag 7 het stadium bereikt waarbij de inrichting 10 gereed is voor een eventuele individualisatie, bijvoorbeeld door middel van zagen, en voor afmontage en/of omhulling. De delen 5A5B van de geleidende laag 5 kunnen daarbij of bij gebruik van de inrichting fungeren als elektrische aansluitgebieden. De in dit voorbeeld vervaardigde inrichting 10 kan uitstekend fungeren als (al dan niet discrete) afstembare condensator. Ook kan de inrichting 10 gemakkelijk en zonder dat daarbij kortsluiting optreedt geschakeld worden tussen een toestand met een hoge capaciteit en een toestand met een lage capaciteit. Desgewenst kan de inrichting 10 geïntegreerd zijn in een IC. Dit is mede te danken aan de uitstekende compatibiliteit tussen de werkwijze volgens de uitvinding en de in de IC wereld gebruikelijke vervaardigings processen. De totale afmetingen van de in dit voorbeeld vervaardigde condensator 10 bedragen  $500\text{ }\mu\text{m} \times 500\text{ }\mu\text{m}$ .

De uitvinding is niet beperkt tot het beschreven uitvoeringsvoorbeeld daar voor de vakman binnen het kader van de uitvinding vele variaties en modificaties mogelijk zijn. Zo kunnen inrichtingen vervaardigd worden met een andere geometrie en/of andere afmetingen. In plaats van een substraat van Si kan ook een substraat van glas, keramiek of een kunststof worden gebruikt. Ook een substraat van metaal is denkbaar. Verder wordt nogmaals opgemerkt dat de inrichting verdere actieve en passieve halfgeleidercomponenten of elektronische componenten kan bevatten zoals dioden en/of transistoren en weerstanden en/of capaciteiten, al dan niet in de vorm van een geïntegreerde schakeling. De vervaardiging wordt daarbij uiteraard doelmatig aangepast.



## CONCLUSIES:

530-037

24.10.2002

23

1.           Werkwijze ter vervaardiging van een micro-elektromechanische inrichting (10), waarbij op een substraat (1) achtereenvolgens worden aangebracht een eerste elektrisch geleidende laag (2) waarin een eerste elektrode (2A) gevormd wordt, een eerste elektrisch isolerende laag (3) van een eerste materiaal, een tweede elektrisch isolerende laag (4) van een  
5   tweede, van het eerste verschillende, materiaal en een tweede elektrisch geleidende laag (5) waarin een tweede, tegenover de eerste liggende, elektrode (5A) gevormd wordt die samen met de eerste elektrode (2A) en de eerste isolerende laag (3) de inrichting (10) vormt, waarbij na het aanbrengen van de tweede geleidende laag (5) de tweede isolerende laag (4)  
10   verwijderd wordt met behulp van een etsmiddel dat selectief is ten opzichte van het materiaal van de tweede geleidende laag (5), met het kenmerk, dat voor het eerste materiaal en het tweede materiaal materialen gekozen worden die slechts beperkt selectief ten opzichte van elkaar etsbaar zijn en voor het aanbrengen van de tweede isolerende laag (4) op de eerste isolerende laag (3) een verdere laag (6) wordt aangebracht van een verder materiaal dat selectief etsbaar is ten opzichte van het eerste materiaal.  
15
2.           Werkwijze volgens conclusie 1, met het kenmerk, dat het materiaal van de verdere laag (6) zo gekozen wordt dat de tweede isolerende laag (4) selectief ten opzichte van de verdere laag (6) verwijderd kan worden.
- 20   3.           Werkwijze volgens conclusie 1 of 2, met het kenmerk, dat de tweede isolerende laag (4) eerst lokaal en bij voorkeur selectief ten opzichte van de verdere laag (6) verwijderd wordt tot aan de verdere laag (6), dan de verdere laag (6) selectief ten opzichte van de eerste isolerende laag (3) verwijderd wordt waarna de tweede isolerende laag (4) in zijn geheel verwijderd wordt.  
25
4.           Werkwijze volgens conclusie 3, met het kenmerk, dat voor het verder materiaal van de verdere laag (6) en voor het materiaal van de geleidende lagen (2,5) hetzelfde materiaal gekozen wordt en voor het verwijderen van de verdere laag (6) de tweede

elektrisch geleidende laag (5) wordt bedekt met een voor het etsmiddel van de verdere laag (6) maskerende laag (7).

5 5. Werkwijze volgens een der voorafgaande conclusies, met het kenmerk, dat voor het eerste materiaal siliciumnitride gekozen wordt en voor het tweede materiaal siliciumoxide.

10 6. Werkwijze volgens conclusie 5, met het kenmerk, dat als etsmiddel voor het verwijderen van de tweede isolerende laag (4) een waterige oplossing van ammoniumfluoride ( $\text{NH}_4\text{F}$ ) en waterstoffluoride ( $\text{HF}$ ) gekozen wordt.

7. Werkwijze volgens een der voorafgaande conclusies, met het kenmerk, dat de elektrische geleidende lagen (2,5) en de verdere laag (6) van aluminium vervaardigd worden.

15 8. Werkwijze volgens conclusie 7, met het kenmerk, dat als etsmiddel voor de verdere laag (6) een mengsel van fosforzuur, azijnzuur en zwavelzuur gekozen wordt.

20 9. Werkwijze volgens een der voorafgaande conclusies, met het kenmerk, dat zowel de eerste geleidende laag (2) als de tweede geleidende laag (5) als twee onderbroken delen ((2A,2B),(5A,5B)) worden gevormd waarbij de onderbroken delen (5A,5B) van de tweede geleidende laag (5) gevormd worden op de onderbroken delen (2B,2A) van de eerste geleidende laag (2).

25 10. Werkwijze volgens een der voorafgaande conclusies, met het kenmerk, dat alle lagen (2,3,4,5,6,11) met behulp van CVD of sputteren worden aangebracht.

11. Werkwijze ter vervaardiging van een elektronische inrichting gebruikmakende van een werkwijze volgens een der voorafgaande conclusies.

30 12. Micro-elektromechanische inrichting (10) verkregen met behulp van een werkwijze volgens een der conclusies 1 tot 10.

13. Micro-elektromechanische inrichting (10) volgens conclusie 12 en omvattende een afstembare condensator.

14. Elektronische inrichting omvattende een micro-elektromechanische inrichting (10) volgens conclusie 12 of 13.

## ABSTRACT:

24. 10. 2002



The invention relates to a method of manufacturing a micro-electromechanical device (10), whereby on a substrate (1) subsequently are provided a first electrically conducting layer (2) in which an electrode (2A) is formed, a first electrically insulating layer (3) of a first material, a second electrically insulating layer (4) of a second, differing from the first, material and a second electrically conducting layer (5) in which a second, opposite to the first, electrode (5A) is formed that together with the first electrode (2A) and the insulating layer (3) forms the device (10), whereby after the provision of the second conducting layer (5) the second insulating layer (4) is removed with the aid of an etching agent which is selective towards the material of the second conducting layer (5).

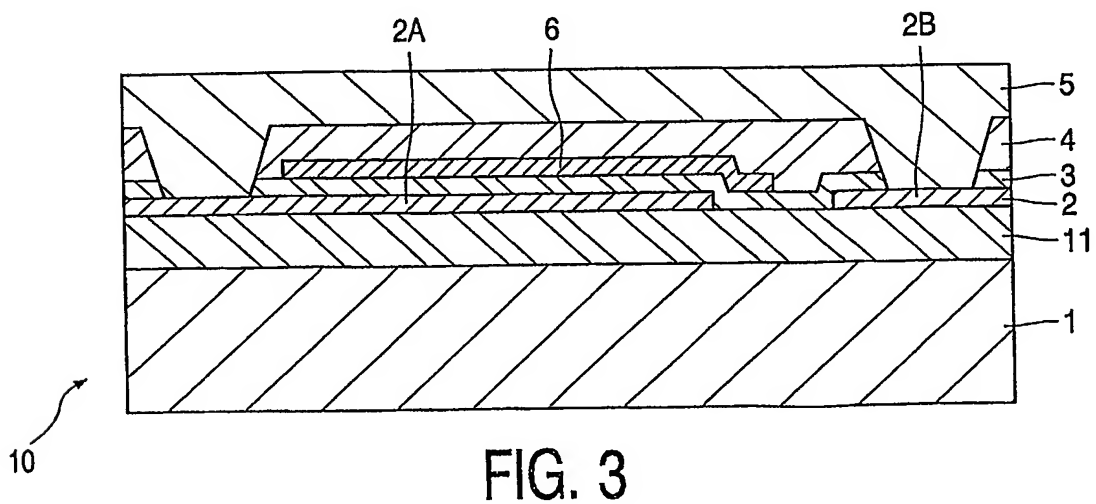
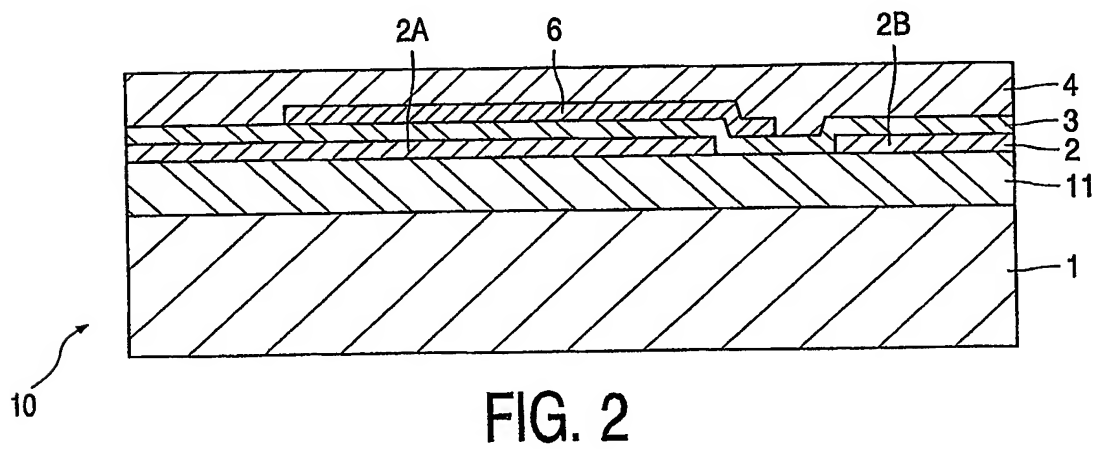
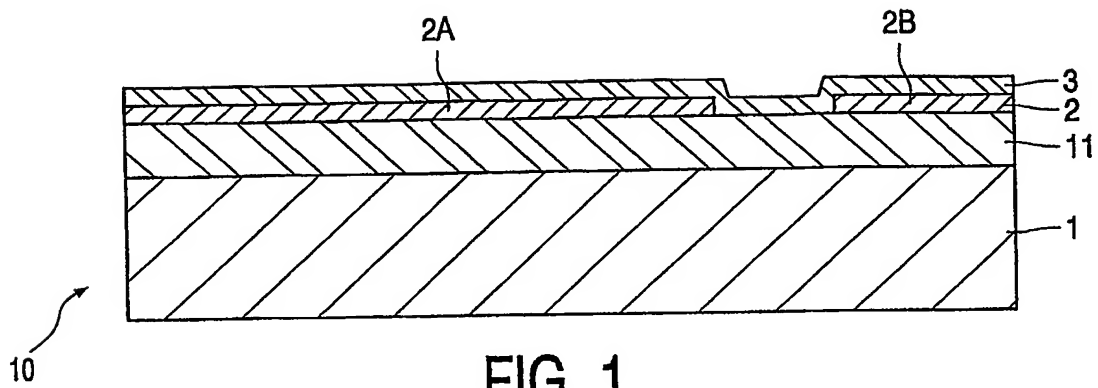
According to the invention for the first material and the second material, materials are chosen which are only limited selective etchable with respect to each other and before the provision of the second insulating layer (4) a further layer (6) is provided on the first insulating layer (3) of a further material which is selectively etchable towards the first material. In this way in particular an oxide and a nitride of silicon may be applied for the insulating layers (3,4) and thus the method according to the invention is very compatible with current IC processes. Preferably the second insulating layer (4) is at first locally removed by etching, than the further layer (6) is completely removed by etching and finally the second insulating layer (4) is completely removed by etching.

1/3

PHNL021052

24 10 2007

(42)



2/3

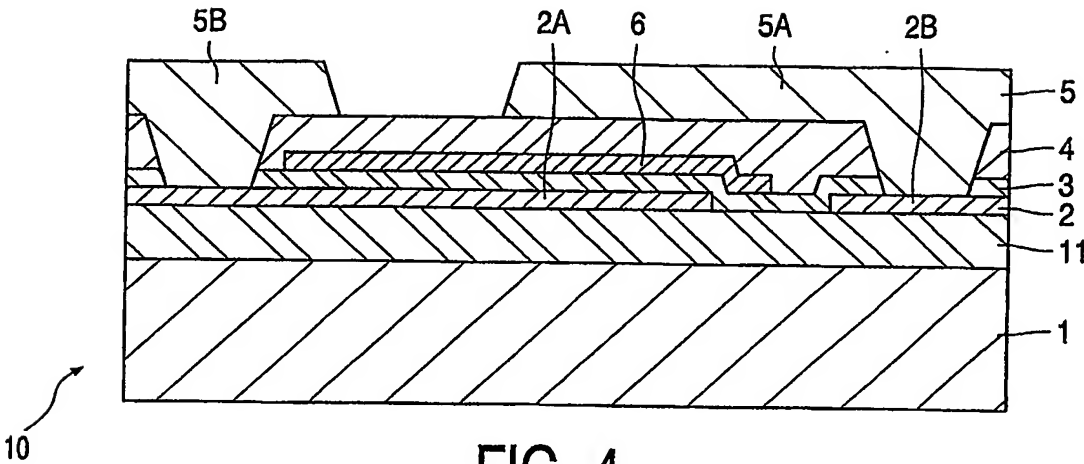


FIG. 4

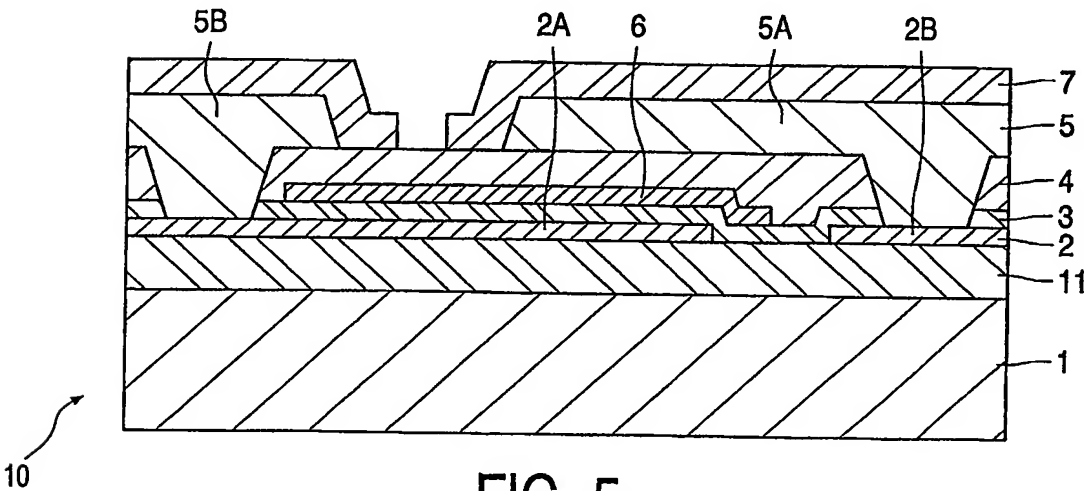


FIG. 5

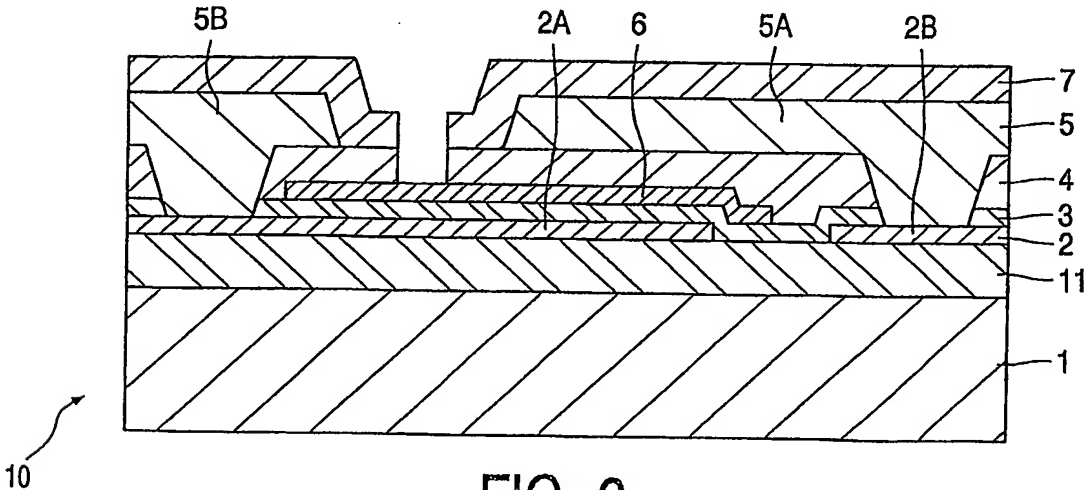


FIG. 6

3/3

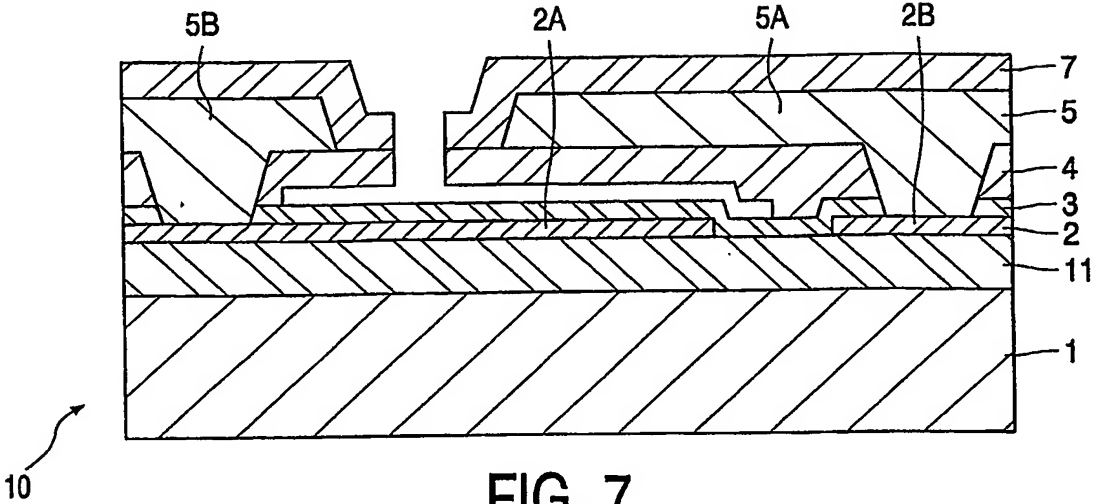


FIG. 7

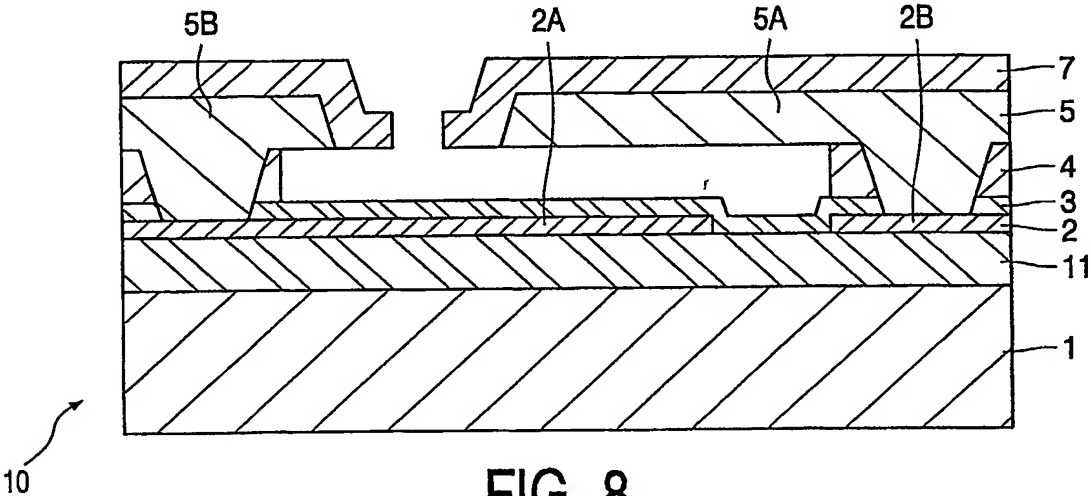


FIG. 8

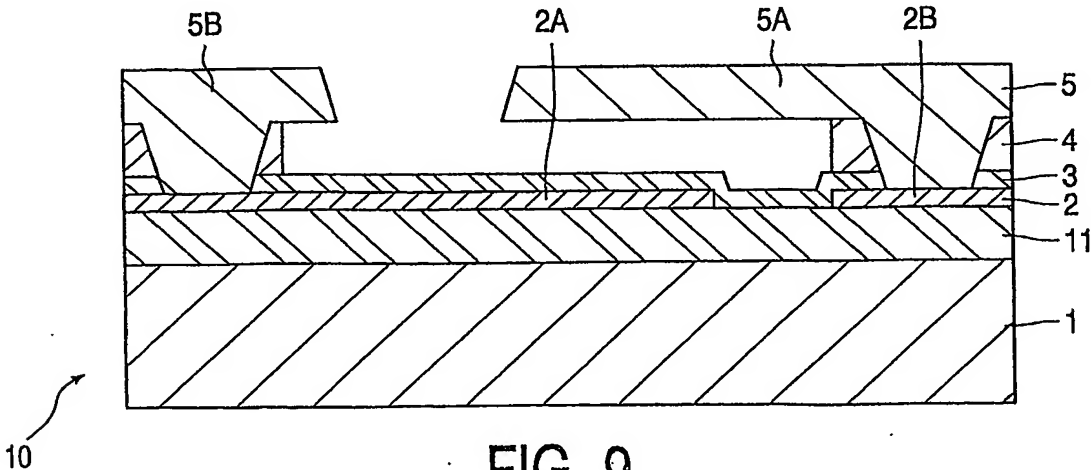


FIG. 9

PCT Application  
**IB0304586**

